

L1 ANSWER 1 OF 1 CA COPYRIGHT 2000 ACS
AN 121:269820 CA
TI Method for dry etching
IN Mihashi, Akio; Tomita, Kazuyuki
PA Matsushita Electric Ind Co Ltd, Japan
SO Jpn. Kokai Tokkyo Koho, 4 pp.
CODEN: JKXXAF
DT Patent
LA Japanese
IC ICM H01L021-302
ICS H01L021-304; H01L021-3205
CC 76-3 (Electric Phenomena)
FAN.CNT 1

	PATENT NO.	KIND	DATE	APPLICATION NO.	DATE
PI	JP 06216089	A2	19940805	JP 1993-3760	19930113 <--
AB	After dry etching of wirings on semiconductor wafers by generation of plasma in a vacuum chamber contg. chloride etching gas, the Cl deposited on the wirings are replaced with F using fluoride gas plasma and then protective layers are formed on the wirings from F-contg. gases which forms teflon-type polymer layers. After-corrosion of the wirings are prevented in semiconductor fabrication.				
ST	chloride plasma dry etching; fluoride treatment wiring dry etching; semiconductor wafer wiring etching				
IT	Corrosion prevention Semiconductor devices (fluoride treatment of wirings on semiconductor wafers after plasma				
dry	etching with chlorides for after-corrosion prevention)				
IT	Fluoropolymers RL: PEP (Physical, engineering or chemical process); TSM (Technical or engineered material use); PROC (Process); USES (Uses) (fluoride treatment of wirings on semiconductor wafers after plasma				
dry	etching with chlorides for after-corrosion prevention)				
IT	Coating materials (anticorrosive, fluoride treatment of wirings on semiconductor wafers after plasma dry etching with chlorides for after-corrosion prevention)				
IT	Sputtering (etching, fluoride treatment of wirings on semiconductor wafers after plasma dry etching with chlorides for after-corrosion prevention)				
IT	Etching (sputter, fluoride treatment of wirings on semiconductor wafers after plasma dry etching with chlorides for after-corrosion prevention)				
IT	aluminum alloy, base RL: PEP (Physical, engineering or chemical process); TSM (Technical or engineered material use); PROC (Process); USES (Uses) (wiring; after-corrosion prevention of wirings on semiconductor wafers after plasma dry etching with chlorides)				
IT	7782-50-5, Chlorine, processes RL: PEP (Physical, engineering or chemical process); PROC (Process) (after-corrosion prevention of wirings on semiconductor wafers after plasma dry etching with chlorides)				
IT	67-66-3, Trichloromethane, processes 16294-34-5, Boron trichloride RL: PEP (Physical, engineering or chemical process); RCT (Reactant); PPOC (Process) (after-corrosion prevention of wirings on semiconductor wafers after plasma dry etching with chlorides)				

L90 ANSWER 4 OF 11 JAPIO COPYRIGHT 2000 JPO
AN 1994-216089 JAPIO
TI DRY ETCHING METHOD
IN MIHASHI AKIO; TOMITA KAZUYUKI
PA MATSUSHITA-ELECTRIC IND CO LTD, JP (CO 000582)
PI JP 06216089 A 19940805 Heisei
AI JPI93-3760 (JP05003760 Heisei) 19930113
SO PATENT ABSTRACTS OF JAPAN, Unexamined Applications, Section: E, Sect. No. 1624, Vol. 18, No. 573, P. 141 (19941102)
AB PURPOSE: To prevent wiring malfunction due to aftercorrosion by providing a plasma etching step of replacing chlorine adhered to a wiring material with fluorine and a plasma etching step of forming a protective film on the material to disturb contact of the surface of the material with the atmosphere.
CONSTITUTION: Cl₂, CHCl₃, BC₁₃, N₂ gas are introduced as etching gas into a vacuum chamber. An alloy of a wiring material is plasma etched. Thereafter, a pressure in the chamber is held at 600mTorr while introducing 50SCCM of CF₄ gas, and high frequency power of 200W is applied for 30 sec. Then, two stages of postprocessing of introducing 50SCCM of CHF₃ and applying high frequency power under similar conditions are conducted. After-corrosion occurring at the material can be completely prevented by providing the two stages of the postprocessing.

Document Number 1

Entry 1 of 2

File: DWPI

Aug 5, 1994

DERWENT-ACC-NO: 1994-288765

DERWENT-WEEK: 199436

COPYRIGHT 2000 DERWENT INFORMATION LTD

TITLE: Dry etching for metal wiring in semiconductor device - by using chlorine gas to dry etch wiring, then applying post treatment of fluorine gas to replace chlorine adhered to conductor and to form PTFE protective film, preventing after corrosion of wiring NoAbstract

PRIORITY-DATA:

1993JP-0003760

January 13, 1993

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
JP 06216089 A	August 5, 1994	N/A	054	H01L021/302

INT-CL (IPC): H01L 21/302; H01L 21/304; H01L 21/3205

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-216089

(43)公開日 平成6年(1994)8月5日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 01 L 21/302		N 9277-4M		
		F 9277-4M		
21/304	3 4 1	D 8832-4M		
21/3205			7514-4M	H 01 L 21/ 88 D
				審査請求 未請求 請求項の数 2 O L (全 4 頁)

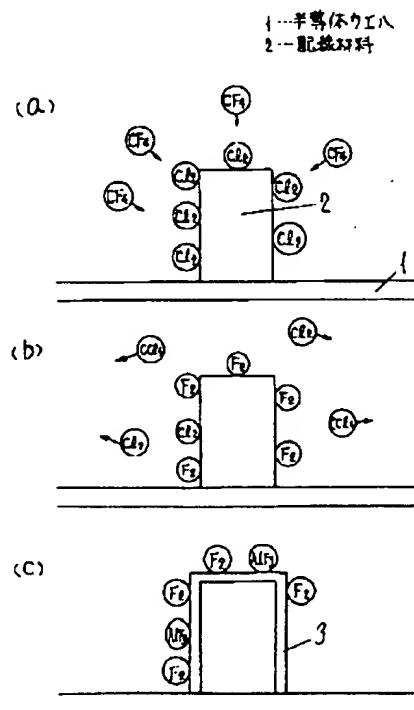
(21)出願番号	特願平5-3760	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成5年(1993)1月13日	(72)発明者	三橋 章男 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(72)発明者	富田 和之 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
		(74)代理人	弁理士 小銀治 明 (外2名)

(54)【発明の名称】 ドライエッティング方法

(57)【要約】

【目的】 半導体ウエハ1 2上の配線材料を塩素系ガスを用いてドライエッティングした後にアフターコロージョンが発生する問題を解決し、配線不良のない半導体デバイスの製造方法を提供することを目的とする。

【構成】 塩素系エッティングガスのプラズマを発生させ、半導体ウエハ1 2上の配線材料をエッティングする工程の直後に、配線材料に付着した塩素を弗素で置換するプラズマエッティング工程と、配線材料の表面が大気と接触することを妨げるために、配線材料に保護膜を形成するプラズマエッティング工程の二段階の後処理工程を備え、アフターコロージョンを完全に防止することにより、配線不良のない半導体デバイスが製造できる。



【特許請求の範囲】

【請求項1】 一対の電極が設置された真空チャンバー内に塩素系エッティングガスを流し、上記電極間に高周波電力を印加してプラズマを発生させ、一方の電極上に配置されている半導体ウエハ上の配線材料をエッティングするドライエッティング方法において、エッティング終了後配線材料に付着している塩素を弗素系ガスプラズマの弗素で置換する工程と、テフロン系の重合膜を形成する弗素系ガスのプラズマを用いて配線材料の表面に保護膜を形成する工程の二段階の後処理を備えたドライエッティング方法。

【請求項2】 塩素を弗素で置換する場合に真空チャンバーに導入するガスはCF₄、保護膜を形成するために導入するガスはCHF₃であることを特徴とする請求項1記載のドライエッティング方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体製造プロセスにおいて、塩素系ガスを用いて半導体ウエハ上の配線材料をプラズマエッティングした際に発生するアフターコロージョンを防止することを可能にしたドライエッティング方法に関するものである。

【0002】

【従来の技術】 近年、半導体デバイスの配線加工には塩素系ガスによるプラズマエッティングが多く用いられている。

【0003】 以下に従来の配線材料プラズマエッティングについて説明する。図3は反応性イオンエッティング装置の一例を模式的に示したものである。このドライエッティング装置は金属属性の真空チャンバー4内に上部電極5、下部電極6が設置されており、下部電極6は水循環式温度制御装置7によって一定温度に保たれている。また、下部電極6はインピーダンス整合回路8を介して高周波電源9が接続されており、電極5、6間にプラズマを発生させることができる。真空チャンバー4内にはエッティングガスがマスフローコントローラ10を通して導入され、排気系11によって真空チャンバー4内の圧力を適切に保つことができるようになっている。

【0004】 以上のような構成のもとで被加工物である半導体ウエハ12上の配線材料は、図3のように下部電極6上に配置され、塩素系ガス流入状態で電極間に高周波電力を印加することによってプラズマエッティングされる。エッティング終了後、半導体ウエハ12を大気中に取り出すと配線材料にアフターコロージョンが発生する。このため、後処理として純水洗浄や加熱処理、弗素系ガスプラズマによる塩素の弗素置換や保護膜形成、ドライアッティング処理などが単独で施されたり、弗素置換や保護膜形成とドライアッティングを組み合わせた処理が施されている。

【0005】 上記従来の方法を評価するため、前記ド

10

20

30

40

50

イエッティング装置の真空チャンバー4内にCl₂、CHCl₃、BCl₃、N₂ガスを導入し配線材料であるAl合金をプラズマエッティングした後、以下に示すような3種類のエッティング条件にて後処理を試みた。その後半導体ウエハ9を真空チャンバー4から取り出して大気中に放置し、5分、24時間、48時間経過した時点で顕微鏡観察を行った。

【0006】 まず第1の後処理は保護膜形成であり、テフロン系の重合膜を形成し易いCHF₃ガスを50SCCM導入しながら真空チャンバー4内の圧力を600mTorrに保ち、200Wの高周波電力を30秒間印加した。この後処理によるアフターコロージョン発生状況を図2(a)に示す。

【0007】 第2は塩素の弗素置換であり、第1の後処理で用いたCHF₃ガスを、塩素と再結合し易いCF₃を生成するCF₄ガスに変更し、その他は第1と同一条件のもとで後処理を行った。この結果を図2(b)に示す。

【0008】 第3はドライアッティングであり、第1の後処理で用いたCHF₃ガスをO₂に変更して120秒間エッティングする後処理を行った。この結果を図2(c)に示す。

【0009】

【発明が解決しようとする課題】 しかしながら上記の従来の方法では、いずれも半導体ウエハ上の配線材料、特に近年多く用いられている積層構造をした配線材料においてアフターコロージョンが発生しやすく、これを完全に防止することは困難であり、配線不良となる問題点を有していた。

【0010】 本発明は上記従来の問題点を解決するもので、アフターコロージョンによる配線不良のない半導体デバイスを製造するためのドライエッティング方法を提供することを目的とする。

【0011】

【課題を解決するための手段】 この目的を達成するために本発明のドライエッティング方法は、塩素系エッティングガスのプラズマを発生させ半導体ウエハ上の配線材料をエッティングする工程の直後に、配線材料に付着した塩素を弗素で置換するプラズマエッティング工程と、配線材料の表面が大気と接触することを妨げるため、配線材料に保護膜を形成するプラズマエッティング工程の二段階の後処理工程を備えている。

【0012】

【作用】 アフターコロージョンが発生する原因は、主としてエッティング後配線材料に付着した塩素が大気中の水分と反応して塩酸となり、これが配線材料であるAl合金を腐食するためであると考えられる。そこで、この残留塩素を大気に対して安定な弗素で置換する。これによって塩酸の生成を抑制することができる。さらに、重合膜を形成し易い弗素系ガスのプラズマを用いて配線材料

3

にこのような保護膜を形成することによって塩酸との接触を防止する。以上の2つの効果によってアフターコロージョンを完全に防止することができる。

【0013】

【実施例】以下本発明の一実施例について、図面を参照しながら説明する。本発明のドライエッティング方法を適用したドライエッティング装置は、先に従来の技術で示したものと同様の構成であり、これを図3に示す。

【0014】このドライエッティング装置の真空チャンバー4内にエッティングガスとしてCl₂, CHCl₃, BC₁₃, N₂ガスを導入し配線材料であるAl合金をプラズマエッティングした後、以下に示すような本発明の後処理を試みた。すなわち、CF₄ガスを50SCCM導入しながら真空チャンバー4内の圧力を600mTorrに保ち、200Wの高周波電力を30秒間印加後、CHF₃ガスを50SCCM導入して同様の条件で高周波電力を印加する二段階の後処理である。

【0015】この後処理について、図1を用いてその原理を説明する。まず第1段階では図1(a)の塩素を除去するために、塩素と再結合し易いCF₄を生成するCF₄ガスを導入する。これによって図1(b)のように塩素を弗素で置換することができる。次に第2段階ではテフロン系の重合膜を形成し易いCHF₃ガスを導入する。これによって図1(c)のような保護膜を形成することができる。以上の2つの効果によってアフターコロージョンを防止する。

【0016】この後処理の終了後、半導体ウエハ12を真空チャンバー4から取り出して大気中に放置し、5分、24時間、48時間経過した時点で顕微鏡観察を行い、アフターコロージョンの発生を完全に防止できることが確認した。これを図2(d)に示す。さらに、154時間(7日間)経過後もアフターコロージョンはほとんど発生していないことを確認した。

(3)
4

【0017】

【発明の効果】以上のようにこの発明は、一対の電極が設置された真空チャンバー4内に塩素系エッティングガスを流し、電極5, 6間に高周波電力を印加して一方の電極上に配置されている半導体ウエハ12上の配線材料をエッティングする、プラズマエッティングプロセスにおいて、エッティング終了後配線材料に付着している塩素を弗素系ガスプラズマの弗素で置換する工程と、重合膜を形成し易い弗素系ガスのプラズマを用いて配線材料の表面に保護膜を形成する工程の二段階の後処理工程を設けることによって、配線材料に発生するアフターコロージョンを完全に防止することを可能にしたドライエッティング方法であり、配線不良のない高品質な半導体デバイスを製造することができる。

【図面の簡単な説明】

【図1】本発明の後処理を説明するための図

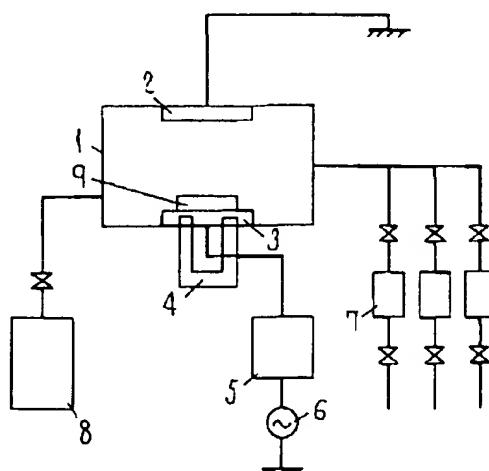
【図2】本発明の後処理と従来の後処理によるアフターコロージョン発生量を表す図

【図3】従来の反応性イオンエッティング装置の模式図

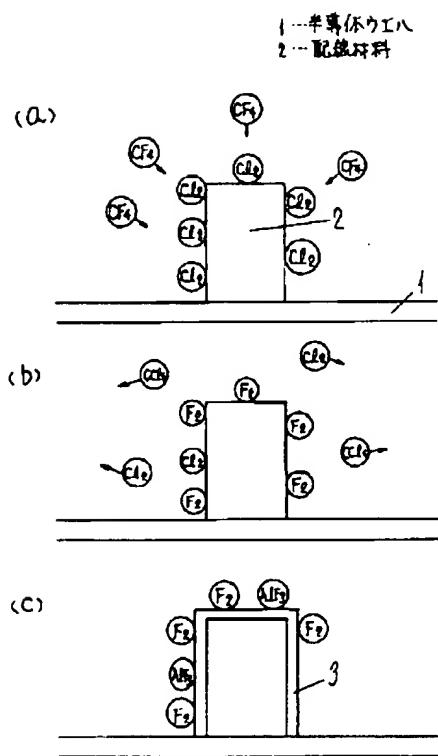
【符号の説明】

- 1 半導体ウエハ
- 2 配線材料
- 3 保護膜
- 4 真空チャンバー
- 5 上部電極
- 6 下部電極
- 7 水循環式温度制御装置
- 8 インピーダンス整合回路
- 9 高周波電源
- 10 マスフローコントローラ
- 11 排気系
- 12 半導体ウエハ

【図3】



【図1】



【図2】

